

PATENT COOPERATION TREATY

PCT

NOTIFICATION OF ELECTION

(PCT Rule 61.2)

From the INTERNATIONAL BUREAU

To:

Assistant Commissioner for Patents
United States Patent and Trademark
Office
Box PCT
Washington, D.C.20231
ETATS-UNIS D'AMERIQUE

in its capacity as elected Office

Date of mailing:

30 March 2000 (30.03.00)

International application No.:

PCT/JP99/05012

Applicant's or agent's file reference:

319801924971

International filing date:

14 September 1999 (14.09.99)

Priority date:

17 September 1998 (17.09.98)

Applicant:

YAMAWAKI, Taizo et al

1. The designated Office is hereby notified of its election made:



in the demand filed with the International preliminary Examining Authority on:

14 September 1999 (14.09.99)



in a notice effecting later election filed with the International Bureau on:

2. The election ☒ was



was not

made before the expiration of 19 months from the priority date or, where Rule 32 applies, within the time limit under Rule 32.2(b).

The International Bureau of WIPO
34, chemin des Colombettes
1211 Geneva 20, Switzerland

Facsimile No.: (41-22) 740.14.35

Authorized officer:

J. Zahra

Telephone No.: (41-22) 338.83.38

This Page Blank (uspto)



1/7

特許協力条約に基づく国際出願願書

319801924971

原本（出願用） - 印刷日時 1999年09月13日 (13. 09. 1999) 月曜日 16時09分55秒

0	受理官庁記入欄	
0-1	国際出願番号	
0-2	国際出願日	
0-3	(受付印)	
0-4	この特許協力条約に基づく国際出願願書(様式 - PCT/RO/101)は、右記によって作成された。	PCT-EASY Version 2.83 (updated 01.03.1999)
0-5	申立て 出願人は、この国際出願が特許協力条約に従って処理されることを請求する。	
0-6	出願人によって指定された受理官庁	日本国特許庁 (RO/JP)
0-7	出願人又は代理人の書類記号	319801924971
I	発明の名称	P L L 回路およびそれを用いた無線通信端末機器
II	出願人	出願人である (applicant only)
II-1	この欄に記載した者は	米国を除くすべての指定国 (all designated States except US)
II-2	右の指定国についての出願人である。	株式会社 日立製作所
II-4ja	名称	HITACHI, LTD.
II-4en	Name	101-8010 日本国
II-5ja	あて名:	東京都 千代田区
II-5en	Address:	神田駿河台四丁目 6 番地 6, Kanda Surugadai 4-chome Chiyoda-ku, Tokyo 101-8010 Japan
II-6	国籍 (国名)	日本国 JP
II-7	住所 (国名)	日本国 JP

This Page Blank (uspto)

III-1	その他の出願人又は発明者	
III-1-1	この欄に記載した者は	出願人である (applicant only)
III-1-2	右の指定国についての出願人である。	米国を除くすべての指定国 (all designated States except US)
III-1-4ja	名称	ザ テクノロジー パートナーシップ パブリック リミテッド カンパニー
III-1-4en	Name	THE TECHNOLOGY PARTNERSHIP Public Limited Company
III-1-5ja	あて名:	GB-SG8 6EE グレートブリテン及び北部アイルランド連合王国 ハートフォードシャー ロイストン メルボーン ケンブリッジロード メルボーンサイ エンスパーク
III-1-5en	Address:	Melbourn Science Park, Cambridge Road Melbourn, Royston, Hertfordshire SG8 6EE United Kingdom
III-1-6	国籍 (国名)	グレートブリテン及び北部アイルランド連合王国
III-1-7	住所 (国名)	GB グレートブリテン及び北部アイルランド連合王国
III-2	その他の出願人又は発明者	
III-2-1	この欄に記載した者は	出願人及び発明者である (applicant and inventor)
III-2-2	右の指定国についての出願人である。	米国のみ (US only)
III-2-4ja	氏名 (姓名)	山脇 大造
III-2-4en	Name (LAST, First)	YAMAWAKI, Taizo
III-2-5ja	あて名:	185-8601 日本国 東京都 国分寺市 東恋ヶ窪一丁目280番地 株式会社日立製作所 中央研究所内
III-2-5en	Address:	C/O Central Research Laboratory, Hitachi, Ltd., 280, Higashikoigakubo 1-chome Kokubunji-shi, Tokyo 185-8601 Japan
III-2-6	国籍 (国名)	日本国 JP
III-2-7	住所 (国名)	日本国 JP

This Page Blank (uspto)

III-3	その他の出願人又は発明者	出願人及び発明者である (applicant and inventor) 米国のみ (US only) 遠藤 武文 ENDO, Takefumi 187-8588 日本国 東京都 小平市 上水本町五丁目20番1号 株式会社日立製作所 半導体グループ内 C/O Semiconductor & Integrated Circuits Group, Hitachi, Ltd., 20-1, Josuihoncho 5-chome Kodaira-shi, Tokyo 187-8588 Japan 日本国 JP
III-3-1	この欄に記載した者は	
III-3-2	右の指定国についての出願人である。	
III-3-4ja	氏名(姓名)	
III-3-4en	Name (LAST, First)	
III-3-5ja	あて名:	
III-3-5en	Address:	
III-3-6	国籍 (国名)	日本国 JP
III-3-7	住所 (国名)	日本国 JP
III-4	その他の出願人又は発明者	出願人及び発明者である (applicant and inventor) 米国のみ (US only) 渡辺 一雄 WATANABE, Kazuo 187-8588 日本国 東京都 小平市 上水本町五丁目20番1号 株式会社日立製作所 半導体グループ内 C/O Semiconductor & Integrated Circuits Group, Hitachi, Ltd., 20-1, Josuihoncho 5-chome Kodaira-shi, Tokyo 187-8588 Japan 日本国 JP
III-4-1	この欄に記載した者は	
III-4-2	右の指定国についての出願人である。	
III-4-4ja	氏名(姓名)	
III-4-4en	Name (LAST, First)	
III-4-5ja	あて名:	
III-4-5en	Address:	
III-4-6	国籍 (国名)	日本国 JP
III-4-7	住所 (国名)	日本国 JP

This Page Blank (uspto,

III-5 III-5-1	その他の出願人又は発明者 この欄に記載した者は	出願人及び発明者である (applicant and inventor) 米国のみ (US only)
III-5-2	右の指定国についての出願人である。	
III-5-4ja III-5-4en III-5-5ja	氏名 (姓名) Name (LAST, First) あて名:	堀 和明 HORI, Kazuaki 187-8588 日本国 東京都 小平市 上水本町五丁目20番1号 株式会社日立製作所 半導体グループ内 C/O Semiconductor & Integrated Circuits Group, Hitachi, Ltd., 20-1, Josuihoncho 5-chome Kodaira-shi, Tokyo 187-8588 Japan
III-5-5en	Address:	日本国 JP 日本国 JP
III-5-6 III-5-7	国籍 (国名) 住所 (国名)	
III-6 III-6-1	その他の出願人又は発明者 この欄に記載した者は	出願人及び発明者である (applicant and inventor) 米国のみ (US only)
III-6-2	右の指定国についての出願人である。	
III-6-4ja III-6-4en III-6-5ja	氏名 (姓名) Name (LAST, First) あて名:	ヒルダースリー ジュリアン HILDERSLEY, Julian GB-SG8 6EE グレートブリテン及び北部アイルランド連合王国 ハートフォードシャー ロイストン メルボーン ケンブリッジロード メルボーンサイ エンスパーク ザ テクノロジー パートナーシップ パブリック リミテッド カンパニー内
III-6-5en	Address:	C/O THE TECHNOLOGY PARTNERSHIP Public Limited Company Melbourn Science Park, Cambridge Road Melbourn, Royston, Hertfordshire SG8 6EE United Kingdom
III-6-6 III-6-7	国籍 (国名) 住所 (国名)	グレートブリテン及び北部アイルランド連合王国 GB グレートブリテン及び北部アイルランド連合王国 GB

This Page Blank (uspto)

特許協力条約に基づく国際出願願書

原本（出願用） - 印刷日時 1999年09月13日（13. 09. 1999）月曜日 16時09分55秒

IV-1	代理人又は共通の代表者、通知のあて名 下記の者は国際機関において右記のごとく出願人のために行動する。	代理人 (agent)
IV-1-1ja	氏名 (姓名)	筒井 大和
IV-1-1en	Name (LAST, First)	TSUTSUI, Yamato
IV-1-2ja	あて名:	160-0023 日本国 東京都 新宿区 西新宿 7 丁目 2 2 番 4 5 号
IV-1-2en	Address:	N. S. Excel 301 筒井国際特許事務所 Tsutsui&Associates, N. S. Excel 301 22-45, Nishi-shinjuku 7-chome, Shinjuku-ku, Tokyo 160-0023 Japan
IV-1-3	電話番号	03-3366-0787
IV-1-4	ファクシミリ番号	03-3366-0968
IV-1-5	電子メール	XLP05667@nifty. ne. jp
V	国の指定	
V-1	広域特許 (他の種類の保護又は取扱いを求める場合には括弧内に記載する。)	EP: DE FI GB IT NL SE 及びヨーロッパ特許条約と特許協力条約の締約国である他の国
V-2	国内特許 (他の種類の保護又は取扱いを求める場合には括弧内に記載する。)	CN KR NO SG US
V-5	指定の確認の宣言 出願人は、上記の指定に加えて、規則4.9(b)の規定に基づき、特許協力条約のもとで認められる他の全ての国の指定を行う。ただし、V-6欄に示した国の指定を除く。出願人は、これらの追加される指定が確認を条件としていること、並びに優先日から15月が経過する前にその確認がなされない指定は、この期間の経過時に、出願人によって取り下げられたものとみなされることを宣言する。	
V-6	指定の確認から除かれる国	なし (NONE)
VI-1	先の国内出願に基づく優先権主張	
VI-1-1	先の出願日	1998年09月17日 (17. 09. 1998)
VI-1-2	先の出願番号	平成 1 0 年特許願第 2 6 2 5 6 1 号
VI-1-3	国名	日本国 JP
VI-2	優先権証明書送付の請求 上記の先の出願のうち、右記の番号のものについては、出願書類の認証謄本を作成し国際事務局へ送付することを、受理官庁に対して請求している。	VI-1
VII-1	特定された国際調査機関 (ISA)	日本国特許庁 (ISA/JP)

This Page Blank (uspto)

特許協力条約に基づく国際出願願書

319801924971

原本(出願用) - 印刷日時 1999年09月13日 (13. 09. 1999) 月曜日 16時09分55秒

VIII	照合欄	用紙の枚数	添付された電子データ
VIII-1	願書	7	-
VIII-2	明細書	13	-
VIII-3	請求の範囲	3	-
VIII-4	要約	1	y319801924971. txt
VIII-5	図面	8	-
VIII-7	合計	32	
VIII-8	添付書類	添付	添付された電子データ
VIII-8	手数料計算用紙	✓	-
VIII-9	別個の記名押印された委任状		-
VIII-16	PCT-EASYディスク	-	フレキシブルディスク
VIII-17	その他	優先権書類送付請求書	-
VIII-17	その他	納付する手数料に相当する特許印紙を貼付した書面	-
VIII-17	その他	国際事務局の口座への振込を証明する書面	-
VIII-18	要約書とともに提示する図の番号	1	
VIII-19	国際出願の使用言語名:	日本語 (Japanese)	
IX-1	提出者の記名押印		
IX-1-1	氏名(姓名)	筒井 大和	

受理官庁記入欄

10-1	国際出願として提出された書類の実際の受理の日	
10-2	図面:	
10-2-1	受理された	
10-2-2	不足図面がある	
10-3	国際出願として提出された書類を補完する書類又は図面であってその後期間内に提出されたものの実際の受理の日(訂正日)	
10-4	特許協力条約第11条(2)に基づく必要な補完の期間内の受理の日	
10-5	出願人により特定された国際調査機関	ISA/JP
10-6	調査手数料未払いにつき、国際調査機関に調査用写しを送付していない	

This Page Blank (uspto)

特許協力条約に基づく国際出願願書

319801924971

原本（出願用） - 印刷日時 1999年09月13日（13. 09. 1999）月曜日 16時09分55秒

国際事務局記入欄

11-1	記録原本の受理の日	
------	-----------	--

This Page Blank (uspto)

P C T

国際予備審査報告

(法第12条、法施行規則第56条)
[PCT36条及びPCT規則70]

出願人又は代理人 の書類記号 319801924971	今後の手続きについては、国際予備審査報告の送付通知(様式PCT/ IPEA/416)を参照すること。		
国際出願番号 PCT/JP99/05012	国際出願日 (日.月.年) 14.09.99	優先日 (日.月.年) 17.09.98	
国際特許分類 (IPC) Int. Cl. 7 H03L 7/085, H04B 1/40			
出願人 (氏名又は名称) 株式会社日立製作所			

1. 国際予備審査機関が作成したこの国際予備審査報告を法施行規則第57条(PCT36条)の規定に従い送付する。

2. この国際予備審査報告は、この表紙を含めて全部で 3 ページからなる。

☐ この国際予備審査報告には、附属書類、つまり補正されて、この報告の基礎とされた及び/又はこの国際予備審査機関に対してした訂正を含む明細書、請求の範囲及び/又は図面も添付されている。
(PCT規則70.16及びPCT実施細則第607号参照)
この附属書類は、全部で ページである。

3. この国際予備審査報告は、次の内容を含む。

- I ☒ 国際予備審査報告の基礎
- II ☐ 優先権
- III ☐ 新規性、進歩性又は産業上の利用可能性についての国際予備審査報告の不作成
- IV ☐ 発明の単一性の欠如
- V ☒ PCT35条(2)に規定する新規性、進歩性又は産業上の利用可能性についての見解、それを裏付けるための文献及び説明
- VI ☐ ある種の引用文献
- VII ☐ 国際出願の不備
- VIII ☐ 国際出願に対する意見

国際予備審査の請求書を受理した日 14.09.99	国際予備審査報告を作成した日 05.01.01		
名称及びあて先 日本国特許庁 (IPEA/JP) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員) 板橋 通孝	5W	9750
電話番号 03-3581-1101		内線 3575	

This Page Blank (uspto)

I. 国際予備審査報告の基礎

1. この国際予備審査報告は下記の出願書類に基づいて作成された。(法第6条(PCT14条)の規定に基づく命令に応答するために提出された差し替え用紙は、この報告書において「出願時」とし、本報告書には添付しない。
PCT規則70.16, 70.17)

☒ 出願時の国際出願書類

- ☐ 明細書 第 _____ ページ、 出願時に提出されたもの
明細書 第 _____ ページ、 国際予備審査の請求書と共に提出されたもの
明細書 第 _____ ページ、 _____ 付の書簡と共に提出されたもの
- ☐ 請求の範囲 第 _____ 項、 出願時に提出されたもの
請求の範囲 第 _____ 項、 PCT19条の規定に基づき補正されたもの
請求の範囲 第 _____ 項、 国際予備審査の請求書と共に提出されたもの
請求の範囲 第 _____ 項、 _____ 付の書簡と共に提出されたもの
- ☐ 図面 第 _____ ページ/図、 出願時に提出されたもの
図面 第 _____ ページ/図、 国際予備審査の請求書と共に提出されたもの
図面 第 _____ ページ/図、 _____ 付の書簡と共に提出されたもの
- ☐ 明細書の配列表の部分 第 _____ ページ、 出願時に提出されたもの
明細書の配列表の部分 第 _____ ページ、 国際予備審査の請求書と共に提出されたもの
明細書の配列表の部分 第 _____ ページ、 _____ 付の書簡と共に提出されたもの

2. 上記の出願書類の言語は、下記に示す場合を除くほか、この国際出願の言語である。

上記の書類は、下記の言語である _____ 語である。

- ☐ 国際調査のために提出されたPCT規則23.1(b)にいう翻訳文の言語
☐ PCT規則48.3(b)にいう国際公開の言語
☐ 国際予備審査のために提出されたPCT規則55.2または55.3にいう翻訳文の言語

3. この国際出願は、ヌクレオチド又はアミノ酸配列を含んでおり、次の配列表に基づき国際予備審査報告を行った。

- ☐ この国際出願に含まれる書面による配列表
☐ この国際出願と共に提出されたフレキシブルディスクによる配列表
☐ 出願後に、この国際予備審査(または調査)機関に提出された書面による配列表
☐ 出願後に、この国際予備審査(または調査)機関に提出されたフレキシブルディスクによる配列表
☐ 出願後に提出した書面による配列表が出願時における国際出願の開示の範囲を超える事項を含まない旨の陳述書の提出があった
☐ 書面による配列表に記載した配列とフレキシブルディスクによる配列表に記録した配列が同一である旨の陳述書の提出があった。

4. 補正により、下記の書類が削除された。

- ☐ 明細書 第 _____ ページ
☐ 請求の範囲 第 _____ 項
☐ 図面 図面の第 _____ ページ/図

5. ☐ この国際予備審査報告は、補充欄に示したように、補正が出願時における開示の範囲を越えてされたものと認められるので、その補正がされなかったものとして作成した。(PCT規則70.2(c) この補正を含む差し替え用紙は上記1.における判断の際に考慮しなければならず、本報告に添付する。)

This Page Blank (uspto)

V. 新規性、進歩性又は産業上の利用可能性についての法第12条(PCT35条(2))に定める見解、それを裏付ける文献及び説明

1. 見解

新規性(N)

請求の範囲

1-14

有

請求の範囲

無

進歩性(IS)

請求の範囲

1-14

有

請求の範囲

無

産業上の利用可能性(IA)

請求の範囲

1-14

有

請求の範囲

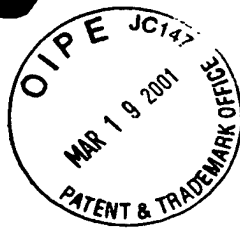
無

2. 文献及び説明(PCT規則70.7)

文献1: JP, 09-186587, A (株式会社ケンウッド), 15. 7月. 1997

文献2: JP, 05-315950, A (松下電器産業株式会社), 26. 11月. 1993

請求の範囲1乃至14に記載された発明は、国際調査報告で引用された文献1及び2に対して進歩性を有する。文献1及び2には複数のVCOの中から使用する1つのVCOに対して適切な利得を可変に調節できる可変利得位相比較器が記載されていない。一方、本願発明はその可変利得位相比較器により、複数のVCOの中からどのVCOを使用した場合でもループ利得を一定にするために従来複数個必要だったLPFを1個に削減できるという有利な効果を発揮する。



This Page Blank (uspto)

PCT

EP US

国際調査報告

(法8条、法施行規則第40、41条)

[PCT18条、PCT規則43、44]

出願人又は代理人 書類記号	3198019 24971	今後の手続きについては、国際調査報告の送付通知様式(PCT/ISA/220)及び下記5を参照すること。	
国際出願番号 PCT/JP99/05012	国際出願日 (日.月.年) 14.09.99	優先日 (日.月.年) 17.09.98	
出願人(氏名又は名称) 株式会社日立製作所			

国際調査機関が作成したこの国際調査報告を法施行規則第41条(PCT18条)の規定に従い出願人に送付する。
この写しは国際事務局にも送付される。

この国際調査報告は、全部で 2 ページである。

☐ この調査報告に引用された先行技術文献の写しも添付されている。

1. 国際調査報告の基礎

a. 言語は、下記に示す場合を除くほか、この国際出願がされたものに基づき国際調査を行った。

☐ この国際調査機関に提出された国際出願の翻訳文に基づき国際調査を行った。

b. この国際出願は、ヌクレオチド又はアミノ酸配列を含んでおり、次の配列表に基づき国際調査を行った。

☐ この国際出願に含まれる書面による配列表

☐ この国際出願と共に提出されたフレキシブルディスクによる配列表

☐ 出願後に、この国際調査機関に提出された書面による配列表

☐ 出願後に、この国際調査機関に提出されたフレキシブルディスクによる配列表

☐ 出願後に提出した書面による配列表が出願時における国際出願の開示の範囲を超える事項を含まない旨の陳述書の提出があった。

☐ 書面による配列表に記載した配列とフレキシブルディスクによる配列表に記録した配列が同一である旨の陳述書の提出があった。

2. ☐ 請求の範囲の一部の調査ができない(第I欄参照)。

3. ☐ 発明の単一性が欠如している(第II欄参照)。

4. 発明の名称は ☒ 出願人が提出したものを承認する。

☐ 次に示すように国際調査機関が作成した。

5. 要約は ☒ 出願人が提出したものを承認する。

☐ 第III欄に示されているように、法施行規則第47条(PCT規則38.2(b))の規定により国際調査機関が作成した。出願人は、この国際調査報告の発送の日から1カ月以内にこの国際調査機関に意見を提出することができる。

6. 要約書とともに公表される図は、

第 1 図とする。 ☒ 出願人が示したとおりである。

☐ なし

☐ 出願人は図を示さなかった。

☐ 本図は発明の特徴を一層よく表している。

This Page Blank (uspto)

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl. ° H03L 7/08, H04B 1/40

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl. ° H03L 7/08, H04B 1/40

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-1999年
 日本国公開実用新案公報 1971-1999年
 日本国登録実用新案公報 1994-1999年
 日本国実用新案登録公報 1996-1999年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	JP, 09-186587, A (株式会社ケンウッド), 15. 7月. 1997 (15. 07. 97), 第4頁左欄第8行-第6頁左欄第23行, 第1図, (ファミリーなし)	1-14
A	JP, 05-315950, A (松下電器産業株式会社), 26. 11月. 1993 (26. 11. 93), 第2頁右欄第48行-第3頁右欄第27行, 第1図, (ファミリーなし)	1-14

☐ C欄の続きにも文献が列挙されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

- 「A」 特に関連のある文献ではなく、一般的技術水準を示すもの
 「E」 国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの
 「L」 優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)
 「O」 口頭による開示、使用、展示等に言及する文献
 「P」 国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」 国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」 特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」 特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」 同一パテントファミリー文献

国際調査を完了した日

19. 11. 99

国際調査報告の発送日

07.12.99

国際調査機関の名称及びあて先

日本国特許庁 (ISA/JP)
 郵便番号100-8915
 東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

和田 志郎

5W

9750

電話番号 03-3581-1101 内線 3575

This Page Blank (uspto)

PCT

世界知的所有権機関
国際事務局

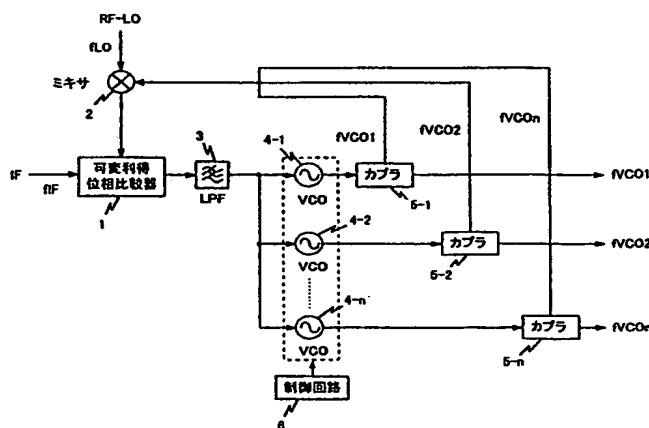
特許協定条約に基づいて公開された国際出願



(51) 国際特許分類6 H03L 7/08, H04B 1/40	A1	(11) 国際公開番号 WO00/18014 (43) 国際公開日 2000年3月30日(30.03.00)		
<table border="0"> <tr> <td style="vertical-align: top;"> (21) 国際出願番号 PCT/JP99/05012 (22) 国際出願日 1999年9月14日(14.09.99) (30) 優先権データ 特願平10/262561 1998年9月17日(17.09.98) (71) 出願人 (米国を除くすべての指定国について) 株式会社 日立製作所(HITACHI, LTD.)(JP/JP) 〒101-8010 東京都千代田区神田駿河台四丁目6番地 Tokyo, (JP) ティティビー コミュニケーションズ リミテッド (TTP COMMUNICATIONS LIMITED)(GB/GB) ハートフォードシャー SG8 6EE ロイストン メルボーン ケンブリッジロード メルボーンサイエンスパーク Hertfordshire, (GB) (72) 発明者 ; および (75) 発明者 / 出願人 (米国についてののみ) 山脇大造(YAMAWAKI, Taizo)(JP/JP) 〒185-8601 東京都国分寺市東恋ヶ窪一丁目280番地 株式会社 日立製作所 中央研究所内 Tokyo, (JP) </td> <td style="vertical-align: top;"> (73) 出願人 (米国を除くすべての指定国について) 遠藤武文(ENDO, Takefumi)(JP/JP) 渡辺一雄(WATANABE, Kazuo)(JP/JP) 堀 和明(HORI, Kazuaki)(JP/JP) 〒187-8588 東京都小平市上水本町五丁目20番1号 株式会社 日立製作所 半導体グループ内 Tokyo, (JP) ヒルダースリー ジュリアン (HILDERSLEY, Julian)(GB/GB) ハートフォードシャー SG8 6EE ロイストン メルボーン ケンブリッジロード メルボーンサイエンスパーク ティティビー コミュニケーションズ リミテッド内 Hertfordshire, (GB) (74) 代理人 筒井大和(TSUTSUI, Yamato) 〒160-0023 東京都新宿区西新宿7丁目22番45号 N.S. Excel 301 筒井国際特許事務所 Tokyo, (JP) (81) 指定国 CN, KR, NO, SG, US, 欧州特許 (DE, FI, GB, IT, NL, SE) 添付公開書類 国際調査報告書 </td> </tr> </table>			(21) 国際出願番号 PCT/JP99/05012 (22) 国際出願日 1999年9月14日(14.09.99) (30) 優先権データ 特願平10/262561 1998年9月17日(17.09.98) (71) 出願人 (米国を除くすべての指定国について) 株式会社 日立製作所(HITACHI, LTD.)(JP/JP) 〒101-8010 東京都千代田区神田駿河台四丁目6番地 Tokyo, (JP) ティティビー コミュニケーションズ リミテッド (TTP COMMUNICATIONS LIMITED)(GB/GB) ハートフォードシャー SG8 6EE ロイストン メルボーン ケンブリッジロード メルボーンサイエンスパーク Hertfordshire, (GB) (72) 発明者 ; および (75) 発明者 / 出願人 (米国についてののみ) 山脇大造(YAMAWAKI, Taizo)(JP/JP) 〒185-8601 東京都国分寺市東恋ヶ窪一丁目280番地 株式会社 日立製作所 中央研究所内 Tokyo, (JP)	(73) 出願人 (米国を除くすべての指定国について) 遠藤武文(ENDO, Takefumi)(JP/JP) 渡辺一雄(WATANABE, Kazuo)(JP/JP) 堀 和明(HORI, Kazuaki)(JP/JP) 〒187-8588 東京都小平市上水本町五丁目20番1号 株式会社 日立製作所 半導体グループ内 Tokyo, (JP) ヒルダースリー ジュリアン (HILDERSLEY, Julian)(GB/GB) ハートフォードシャー SG8 6EE ロイストン メルボーン ケンブリッジロード メルボーンサイエンスパーク ティティビー コミュニケーションズ リミテッド内 Hertfordshire, (GB) (74) 代理人 筒井大和(TSUTSUI, Yamato) 〒160-0023 東京都新宿区西新宿7丁目22番45号 N.S. Excel 301 筒井国際特許事務所 Tokyo, (JP) (81) 指定国 CN, KR, NO, SG, US, 欧州特許 (DE, FI, GB, IT, NL, SE) 添付公開書類 国際調査報告書
(21) 国際出願番号 PCT/JP99/05012 (22) 国際出願日 1999年9月14日(14.09.99) (30) 優先権データ 特願平10/262561 1998年9月17日(17.09.98) (71) 出願人 (米国を除くすべての指定国について) 株式会社 日立製作所(HITACHI, LTD.)(JP/JP) 〒101-8010 東京都千代田区神田駿河台四丁目6番地 Tokyo, (JP) ティティビー コミュニケーションズ リミテッド (TTP COMMUNICATIONS LIMITED)(GB/GB) ハートフォードシャー SG8 6EE ロイストン メルボーン ケンブリッジロード メルボーンサイエンスパーク Hertfordshire, (GB) (72) 発明者 ; および (75) 発明者 / 出願人 (米国についてののみ) 山脇大造(YAMAWAKI, Taizo)(JP/JP) 〒185-8601 東京都国分寺市東恋ヶ窪一丁目280番地 株式会社 日立製作所 中央研究所内 Tokyo, (JP)	(73) 出願人 (米国を除くすべての指定国について) 遠藤武文(ENDO, Takefumi)(JP/JP) 渡辺一雄(WATANABE, Kazuo)(JP/JP) 堀 和明(HORI, Kazuaki)(JP/JP) 〒187-8588 東京都小平市上水本町五丁目20番1号 株式会社 日立製作所 半導体グループ内 Tokyo, (JP) ヒルダースリー ジュリアン (HILDERSLEY, Julian)(GB/GB) ハートフォードシャー SG8 6EE ロイストン メルボーン ケンブリッジロード メルボーンサイエンスパーク ティティビー コミュニケーションズ リミテッド内 Hertfordshire, (GB) (74) 代理人 筒井大和(TSUTSUI, Yamato) 〒160-0023 東京都新宿区西新宿7丁目22番45号 N.S. Excel 301 筒井国際特許事務所 Tokyo, (JP) (81) 指定国 CN, KR, NO, SG, US, 欧州特許 (DE, FI, GB, IT, NL, SE) 添付公開書類 国際調査報告書			

(54)Title: PLL CIRCUIT AND RADIO COMMUNICATION TERMINAL USING PLL**(54)発明の名称** PLL回路およびそれを用いた無線通信端末機器**(57) Abstract**

A PLL circuit requiring only one LPF is provided to decrease the mounting area and the number of pins and simplify its design, whereas the prior art PLL circuit requires an n number of LPFs. The PLL circuit comprises a variable-gain phase comparator (1), a mixer (2), LPPs (3), n VCOs (4-1 - 4-n), n couplers (5-1 - 5-n), and a control circuit (6) for performing the ON/OFF control of the VCO operation, and the phase difference conversion gain of the variable-gain phase comparator (1) is variable. The control circuit (6) carries out the ON/OFF control of the operation of the VCOs (4-1 - 4-n), and one of the VCOs (4-1 - 4-n) operates depending on a desired operation frequency band, while other VCOs are off. The phase difference conversion gain can be varied depending on the sensitivity of the VCOs (4-1 - 4-n), resulting in the required number of LPFs reduced to one.



1 ... VARIABLE-GAIN PHASE COMPARATOR

2 ... MIXER

5-1 ... COUPLER

5-2 ... COUPLER

5-n ... COUPLER

6 ... CONTROL CIRCUIT

(57)要約

PLL回路でn個必要だったLPFを1個に削減することで、実装面積およびピン数を減らし、設計を簡略化することができるPLL回路およびそれを用いた無線通信端末機器である。本発明に係るPLL回路は、可変利得位相比較器1と、ミキサ2と、LPF3と、n個のVCO4-1~4-nと、n個のカプラ5-1~5-nと、前記VCOの動作のオンオフを制御する制御回路6とから構成され、位相比較器に、位相差変換利得が可変の可変利得位相比較器1を用いる。制御回路6によりVCO4-1~4-nの動作のオンオフが制御され、所望動作周波数帯域に応じてVCO4-1~4-nのうち1個が動作し、他のVCOはオフとなる。前記VCO4-1~4-nの感度に応じて位相差変換利得を変えることで、前記PLL回路に必要なLPFを1個に削減することができる。

PCTに基づいて公開される国際出願のパンフレット第一頁に掲載されたPCT加盟国を同定するために使用されるコード(参考情報)

AE	アラブ首長国連邦	DM	ドミニカ	KZ	カザフスタン	RU	ロシア
AL	アルバニア	EE	エストニア	LC	セントルシア	SD	スーダン
AM	アルメニア	ES	スペイン	LI	リヒテンシュタイン	SE	スウェーデン
AT	オーストリア	FI	フィンランド	LK	スリ・ランカ	SG	シンガポール
AU	オーストラリア	FR	フランス	LR	リベリア	SI	スロヴェニア
AZ	アゼルバイジャン	GA	ガボン	LS	レソト	SK	スロヴァキア
BA	ボスニア・ヘルツェゴビナ	GB	英国	LT	リトアニア	SL	シエラ・レオネ
BB	バルバドス	GD	グレナダ	LU	ルクセンブルグ	SN	セネガル
BE	ベルギー	GE	グルジア	LV	ラトヴィア	SZ	スワジランド
BF	ブルキナ・ファソ	GH	ガーナ	MA	モロッコ	TD	チャード
BG	ブルガリア	GM	ガンビア	MC	モナコ	TG	トーゴ
BJ	ベナン	GN	ギニア	MD	モルドヴァ	TJ	タジキスタン
BR	ブラジル	GW	ギニア・ビサウ	MG	マダガスカル	TZ	タンザニア
BY	ベラルーシ	GR	ギリシャ	MK	マケドニア旧ユーゴスラヴィア	TM	トルクメニスタン
CA	カナダ	HR	クロアチア		共和国	TR	トルコ
CF	中央アフリカ	IU	ハンガリー	ML	マリ	TT	トリニダード・トバゴ
CG	コンゴ	ID	インドネシア	MN	モンゴル	UA	ウクライナ
CH	スイス	IE	アイルランド	MR	モーリタニア	UG	ウガンダ
CI	コートジボワール	IL	イスラエル	MW	マラウイ	US	米国
CM	カメルーン	IN	インド	MX	メキシコ	UZ	ウズベキスタン
CN	中国	IS	アイスランド	NE	ニジェール	VN	ヴェトナム
CR	コスタ・リカ	IT	イタリア	NL	オランダ	YU	ユーゴスラビア
CU	キューバ	JP	日本	NO	ノールウェー	ZA	南アフリカ共和国
CY	キプロス	KE	ケニア	NZ	ニュージーランド	ZW	ジンバブエ
CZ	チェコ	KG	キルギスタン	PL	ポーランド		
DE	ドイツ	KP	北朝鮮	PT	ポルトガル		
DK	デンマーク	KR	韓国	RO	ルーマニア		

明 細 書

PLL回路およびそれを用いた無線通信端末機器

5 技術分野

本発明は、複数の動作周波数帯域で、IF（中間周波数）信号をRF（無線周波数）信号に変換するPLL回路およびそれを用いた無線通信端末機器に適用して有効な技術に関する。

10 背景技術

たとえば、本発明者が検討したところによれば、以下のとおりである。現在、世界中に数多くの移動体通信システムが存在している。そのため、複数のシステムを使用できる端末が必要となった。たとえば、動作周波数帯域は異なるが変調方式など類似点の多いGSM（Global System for Mobile communications）

15 とDCS1800（Digital Cellular System1800）が挙げられる。

1つの動作周波数帯域において、IF信号をRF信号に変換するPLL回路が、John Wiley & Sons社出版の“Phase Lock Techniques”（ISBN 0-471-04294-3）10.3章に記されている。図9は、公知とされた技術ではないが、本発明者によって検討された、

20 PLL回路を複数の動作周波数帯域で使用可能にした一例である。

前記PLL回路は、位相比較器41と、ミキサ2と、 n 個（ n は2以上の自然数）の低域通過フィルタ（LPF）42-1～42- n と、 n 個の電圧制御発振器（VCO）4-1～4- n と、 n 個のカプラ43-1～43- n と、VCO4-1～4- n の動作のオンオフを制御する制御回路6とから構成される。

25 位相比較器41には2つの信号が入力される。第1の入力信号は、参照信号IFであり、第2の入力信号は、ミキサ2の出力信号である。位相比較器41において、前記参照信号IFとミキサ2の出力信号は位相比較され、位相差に比例した信号が出力される。位相比較器41の出力信号は、LPF42-1～42- n に出力され、不要な雑音が除去され、VCO4-1～4- n に入力される。制御

回路 6 により、前記 n 個の VCO のうち希望の動作周波数帯域に応じて 1 個の VCO が動作し、その他はオフとなり信号を出力しない。VCO 4-1 ~ 4- n の出力周波数はそれぞれ $f_{VCO1} \sim f_{VCON}$ であり、カプラ 43-1 ~ 43- n に入力される。このカプラにおいて、それぞれの入力信号は 2 つに分岐されて出力される。第 1 の出力は、前記 PLL 回路の出力信号となり、第 2 の出力はミキサ 2 に入力される。ミキサ 2 には 2 つの信号が入力され、第 1 の入力信号はカプラ 43-1 ~ 43- n の第 2 の出力信号である。ミキサ 2 の第 2 の入力には、周波数 f_{LO} である局発信号 RF-LO が入力される。ミキサ 2 の出力周波数は、2 つの入力周波数の差の絶対値であり、 $|f_{LO} - f_{VCON}|$ となる。ミキサ 2 の出力信号は、位相比較器 41 の第 2 の入力信号となる。今、VCO 4- n が動作しているとすると、前記 PLL 回路がロックした状態では、位相比較器 41 の 2 つの入力周波数は等しくなるため、 $f_{IF} = |f_{LO} - f_{VCON}|$ となる。したがって、VCO 4- n の出力周波数 f_{VCON} は $|f_{LO} - f_{IF}|$ で与えられる。つまり、前記 PLL 回路への参照信号周波数 f_{IF} は、 $f_{VCON} = |f_{LO} - f_{IF}|$ に変換される。

前記 PLL 回路の動作を線形モデルを用いて解析する。VCO は、VCO 4- n が選択されているとする。位相比較器 41 の位相差変換利得を K_d 、VCO 4- n の感度を K_v とする。また、LPF 42- n にラグリードフィルタを用いるとすれば、この LPF 42- n の伝達関数 $F(s)$ は次式 (数 1) で与えられる。

(数 1)

$$F(s) = \frac{1 + s \cdot C \cdot R2}{1 + s \cdot C \cdot (R1 + R2)} \quad \dots (数 1)$$

また、前記 PLL 回路の開ループ伝達関数 H_o は次式 (数 2) で与えられる。

(数 2)

$$H_o = K_d \cdot K_v \cdot F(s) \quad \dots (数 2)$$

前記 H_o の極 ω_p 、零 ω_z はそれぞれ次式 (数 3, 4) で与えられる。

(数 3)

$$\omega_p = \frac{1}{C \cdot (R1 + R2)} \quad \dots (数 3)$$

(数 4)

$$\omega_z = \frac{1}{C \cdot R_2} \quad \dots (数 4)$$

前記 ω_p および前記 ω_z がともに前記 PLL 回路のループ帯域 K よりも小さい
5 時、このループ帯域 K は次式 (数 5) で与えられる。

(数 5)

$$K = K_d \cdot K_v \cdot \frac{R_2}{R_1 + R_2} \quad \dots (数 5)$$

したがって、前記 K は、前記 K_d 、前記 K_v および LPF $42-n$ の伝達関数
10 $F(s)$ によって決まる。前記 K_d は定数であるが、前記 K_v は一般に動作周波数帯域によって異なる。したがって、前記 K_v に応じて LPF $42-1 \sim 42-n$ の特性を設計しなくてはならない。

ところで、前述のような PLL 回路について、本発明者が検討した結果、以下
のようなことが明らかとなった。前述の PLL 回路は、複数の動作周波数帯域に
15 用いるために n 個の LPF を使用する必要がある。一般に、位相比較器は IC 内蔵で LPF は IC の外付けであるから、外付け部品点数が増加して端末の実装を複雑化し、実装面積が増大することが問題である。また、 n 個の LPF を使用する
場合、 n 本のピンが IC に必要で、ピン数の増大が問題である。さらに、 n 個
の LPF それぞれに対して設計を行わなくてはならず、設計が複雑化する問題が
20 ある。

そこで、本発明の目的は、前述の PLL 回路で n 個必要だった LPF を 1 個に
削減することで、実装面積およびピン数を減らし、設計を簡略化することができる
PLL 回路およびそれを用いた無線通信端末機器を提供するものである。

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添
25 付図面から明らかになるであろう。

発明の開示

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、
次のとおりである。

すなわち、上記目的を達成するために、本発明のPLL回路は、第1の入力信号と第2の入力信号との位相差に比例した信号を出力し位相差変換利得が可変である可変利得位相比較器と、この可変利得位相比較器の出力端に接続されたLPFと、このLPFの出力端に接続されたn個のVCOと、このVCOの出力端にそれぞれ1個接続された計n個のカプラと、このn個のカプラの出力端に接続され前記n個のカプラの出力信号の加算信号の周波数を周波数変換し前記第2の信号を出力する周波数変換器と、前記n個のVCOの動作のオンオフを制御する制御回路とを有するものである。

また、上記目的を達成するための他の構成として、前記PLL回路において、前記可変利得位相比較器を前記第2の信号振幅により前記位相差変換利得が変化する位相比較器に置き換え、この位相比較器と前記周波数変換器の間に利得可変の可変利得増幅器を挿入するものである。

さらに、前記PLL回路の出力雑音を抑圧するために、前記PLL回路において、前記周波数変換器と前記可変利得位相比較器の間、または前記可変利得位相比較器の第1の入力にm個（mは自然数）の並列接続されたLPFを接続し、前記並列接続されたLPFの動作のオンオフを制御回路により制御するものである。

また、本発明の無線通信端末機器は、I，Q信号が入力される直交変調器と、この直交変調器の出力に接続されたPLL回路と、このPLL回路の出力に接続された電力増幅器とからなる送信系と、I，Q信号を出力する受信系と、アンテナと、このアンテナと前記送信系と前記受信系が接続するアンテナスイッチとを有する無線通信端末機器において、前記PLL回路が、前述のようなPLL回路からなることを特徴とするものである。

本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば、以下のとおりである。

本発明によれば、IF信号をRF信号に変換するPLL回路において、複数の動作周波数帯域で使用するときに必要なLPFを1個だけに行うことができるので、実装面積の低減、位相比較器が内蔵されるICのピン数削減、PLL回路の設計の簡略化が行えるという効果がある。この結果、PLL回路を用いた携帯電話などの無線通信端末機器の実装面積を低減することが可能となる。

図面の簡単な説明

図1は本発明のPLL回路の実施の形態1を示す図、図2、図3は本発明のPLL回路の実施の形態1において、可変利得位相比較器、可変電流源の一例をそれぞれ示す図、図4は本発明のPLL回路の実施の形態2を示す図、図5は本発明のPLL回路の実施の形態2において、入力振幅によって利得を変えることのできる位相比較器の一例を示す図、図6は本発明のPLL回路の実施の形態3を示す図、図7は本発明のPLL回路を用いた無線通信端末機器の一例を示す図、図8は本発明のPLL回路を用いた無線通信端末機器として、携帯電話の一例を示す図、図9は本発明の前提となるPLL回路を示す図である。

10

発明を実施するための最良の形態

以下、本発明の実施の形態を図面に基づいて詳細に説明する。なお、実施の形態を説明するための全図において同一の部材には同一の符号を付し、その繰り返しの説明は省略する。

15

(実施の形態1)

図1は、本発明のPLL回路の実施の形態1を示した構成図である。

本発明に係るPLL回路は、一例として、可変利得位相比較器1と、ミキサ2と、LPF3と、 n 個のVCO4-1～4- n と、 n 個のカプラ5-1～5- n と、前記VCOの動作のオンオフを制御する制御回路6とから構成される。

20

可変利得位相比較器1には2つの信号が入力される。第1の入力信号は、周波数が f_{IF} である参照信号 IF であり、第2の入力信号は、ミキサ2の出力信号である。可変利得位相比較器1において、前記参照信号 IF とミキサ2の出力信号は位相比較され、位相差に比例した信号が出力される。LPF3において、可変利得位相比較器1の出力信号は不要な雑音を除去され、VCO4-1～4- n に入力される。VCO4-1～4- n の出力信号はそれぞれカプラ5-1～5- n のうちの1個のカプラに入力される。制御回路6により、希望の動作周波数帯域に応じて、VCO4-1～4- n のうち1個が動作し、その他はオフとなり信号を出力しない。カプラ5-1～5- n は、入力信号を分岐しそれぞれ2つのポートから信号を出力する。カプラ5-1～5- n の第1の出力信号は、前記PL

25

L回路の出力信号となり、第2の出力信号は、ミキサ2に入力される。ミキサ2には2つの信号が入力され、第1の入力信号はカプラ5-1~5-nの第2の出力信号である。ミキサ2の第2の入力には、周波数 f_{LO} の局発信号 $RF-LO$ が入力される。今、 $VCO4-n$ が動作しているとすると、ミキサ2の出力周波数は、第1と第2の入力信号の周波数差の絶対値であり、 $|f_{LO} - f_{VCO_n}|$ となる。ミキサ2の出力信号は、可変利得位相比較器1の第2の入力信号となる。前記PLL回路がロックした状態では、可変利得位相比較器1の2つの入力周波数は等しくなるため、 $f_{IF} = |f_{LO} - f_{VCO_n}|$ となる。したがって、前記 $VCO4-n$ の出力周波数 f_{VCO_n} は $|f_{LO} - f_{IF}|$ で与えられる。

つまり、前記PLL回路への前記参照信号周波数 f_{IF} は、 $f_{VCO_n} = |f_{LO} - f_{IF}|$ に変換される。

前記PLL回路の動作の線形モデルによる解析は、前述した図9での解析と同様である。前記式(数5)において、前記PLL回路では1つのLPF3を用いるため、 $R1$ および $R2$ は一定である。前記ループ帯域 K は前記位相差変換利得 K_d と、前記 $VCO4-n$ の感度 K_v の積で決まる。したがって、 $VCO4-1 \sim 4-n$ の感度に応じて、前記 K_d を変えれば、1個のLPFのみで前記ループ帯域 K の最適化が可能となる。

可変利得位相比較器1の一例を図2に示す。

可変利得位相比較器1は、14個のトランジスタ $Q1 \sim Q14$ と、出力電流 I_{REF} が可変の可変電流源7とから構成される。トランジスタ $Q1 \sim Q14$ は、バイポーラを用いている。8はギルバート乗算器で、その詳細は培風館社出版「超LSIのためのアナログ集積回路設計技術(下)」10.3章に記されている。ギルバート乗算器8の第1の入力1には差動信号 V_{REF+} と V_{REF-} が入力され、第2の入力2には差動信号 V_{IF+} と V_{IF-} が入力される。ギルバート乗算器8において、前記2つの差動信号が乗算され、差動電流 $I1$ と $I2$ が出力される。ギルバート乗算器8の2つの入力信号の振幅が大きく、トランジスタ $Q1 \sim Q6$ がスイッチング動作を行っている場合、トランジスタ $Q8$ のコレクタ電流を $I3$ とすると、前記2つの入力信号の位相差 Φ とギルバート乗算器8の出力差動電流($I2 - I1$)は次式(数6)で与えられる。

(数6)

$$I_2 - I_1 = I_3 \cdot \left(\frac{2 \cdot \Phi}{\pi} - 1 \right) \quad \dots (数6)$$

- トランジスタQ7, Q8はカレントミラー回路で、カレントミラー比をaとすると、 $I_3 = a \cdot I_{REF}$ となる。トランジスタQ9, Q10はカレントミラー回路で、カレントミラー比をbとすると、 $I_4 = b \cdot I_1$ となる。トランジスタQ11, Q12からなるカレントミラー回路のカレントミラー比もまたbとすると、 $I_5 = b \cdot I_2$ となる。トランジスタQ13, Q14はカレントミラー回路で、カレントミラー比を1とすると、 $I_6 = I_4$ となる。可変利得位相比較器1の出力電流($I_5 - I_6$)は次式(数7)で与えられる。

(数7)

$$I_5 - I_6 = a \cdot b \cdot I_{REF} \cdot \left(\frac{2 \cdot \Phi}{\pi} - 1 \right) \quad \dots (数7)$$

- したがって、可変利得位相比較器1の位相差変換利得Kdは次式(数8)で与えられる。

(数8)

$$K_d = \frac{2 \cdot a \cdot b \cdot I_{REF}}{\pi} \quad \dots (数8)$$

- a, bは定数であるから、前記位相差変換利得KdはIREFに比例する。したがって、IREFを変えることで、Kdを可変にできる。

可変電流源7の一例として、電流値が1:2の2種類の定電流を供給できる回路を図3に示す。

- 前記可変電流源7は、トランジスタQ15~Q18と、定電流を出力する基準電流発生回路9と、スイッチS1, S2と、スイッチS1, S2を制御する制御回路10とから構成される。前記トランジスタQ15~Q18は、いずれも同じサイズである。また、トランジスタQ15~Q18にはバイポーラを用いている。スイッチS1により、トランジスタQ16のベースはトランジスタQ16のエミッタまたはトランジスタQ15のベースと接続される。スイッチS2により、トランジスタQ17のベースはトランジスタQ17のエミッタまたはトランジスタ

Q15のベースと、トランジスタQ18のベースはトランジスタQ18のエミッタまたはトランジスタQ15のベースと接続される。トランジスタQ16～Q18は、それぞれトランジスタQ15とカレントミラー回路を構成している。トランジスタQ15は、基準電流発生回路9から電流が入力されるので、前記カレントミラー回路における入力トランジスタと呼び、トランジスタQ16～Q18は、コレクタから電流を出力するので、前記カレントミラー回路における出力トランジスタと呼ぶことにする。基準電流発生回路9から供給される電流を I_7 とすると、トランジスタQ15～Q18は同じサイズであるから、トランジスタQ16～Q18のコレクタ電流はそれぞれ I_7 になる。トランジスタQ16のベースがトランジスタQ15のベースに接続され、トランジスタQ17、Q18のベースがそれぞれトランジスタQ17のエミッタ、トランジスタQ18のエミッタに接続された場合、トランジスタQ17、Q18はベースエミッタ間電圧が0Vなのでコレクタ電流が流れない。したがって、 I_{REF} はトランジスタQ16のコレクタ電流に等しく I_7 となる。トランジスタQ16のベースがトランジスタQ16のエミッタに接続され、トランジスタQ17、Q18のベースがトランジスタQ15のベースと接続された場合、トランジスタQ16はベースエミッタ間電圧が0Vなのでコレクタ電流が流れない。したがって、 I_{REF} はトランジスタQ17、Q18のコレクタ電流の和に等しく $2 \cdot I_7$ となる。

以上のように、スイッチS1、S2の制御により、前記可変電流源7から電流値が1:2の2種類の I_{REF} を出力することができる。

従って、本実施の形態によれば、PLL回路の位相比較器に、位相差変換利得が可変の可変利得位相比較器1を用いることにより、所望動作周波数帯域に応じて1個が動作する、VCO4-1～4-nの感度に応じて位相差変換利得を変えらることで、PLL回路に必要なLPF3を1個に削減することができるので、位相比較器が内蔵されるICのピン数の削減、PLL回路の設計の簡略化が実現できる。

(実施の形態2)

次に、本発明に係るPLL回路の実施の形態2を説明する。

図4は、本発明のPLL回路の実施の形態2を示した構成図である。

本実施の形態2のPLL回路は、一例として、前記実施の形態1における、可変利得位相比較器1を入力振幅によって利得が変化する位相比較器11に置き換え、ミキサ2と位相比較器11の間に可変利得増幅器12を挿入したことを特徴とする回路である。VCO4-1~4-nの感度に応じて可変利得増幅器12の利得を制御し、位相比較器11への入力振幅を変え位相比較器11の利得を変化させることで、前記PLL回路のループ帯域を最適化することができる。

位相比較器11の一例を図5に示す。

本実施の形態2の位相比較器11は、前記図2における可変電流源7を定電流IREFを出力する基準電流発生回路13に置き換えたことを特徴とする回路である。トランジスタQ1~Q14は、バイポーラを用いている。

前記位相比較器11の動作の詳細は、たとえばMr. A. Bilottiによる“Applications of a Monolithic Analog Multiplier,” IEEE J. Solid-State Circuits, vol. SC-3, pp. 373-380, Dec. 1968に記されている。この文献によれば、前記位相比較器11の利得を入力振幅によって変化させるには、以下の2通りの方法がある。

1. 入力1, 2の振幅を $k \cdot T/q$ より小さくして、トランジスタQ1~Q6がスイッチング動作しないようにする。
2. 入力1, 2の一方の振幅は、トランジスタQ1~Q6にスイッチング動作させるため $k \cdot T/q$ より大きくし、他方の振幅はトランジスタQ1~Q6にスイッチング動作させないために $k \cdot T/q$ より小さくする。ただし、 k はボルツマン定数、 T は絶対温度、 q は電子の電荷である。

従って、本実施の形態によれば、VCO4-1~4-nの感度に応じて可変利得増幅器12の利得を制御し、位相比較器11の利得を変化させることで、前記実施の形態1と同様にPLL回路に必要なLPF3を1個に削減することができるので、位相比較器11が内蔵されるICのピン数の削減、PLL回路の設計の簡略化が実現できる。

(実施の形態3)

次に、本発明に係るPLL回路の実施の形態3を説明する。

図6は、本発明のPLL回路の実施の形態3を示した構成図である。

本実施の形態3のPLL回路は、一例として、前記実施の形態1における、可変利得位相比較器1とミキサ2の間にLPF16-1~16-mの並列接続したものを挿入し、可変利得位相比較器1の第1の入力にLPF15-1~15-mの並列接続したものを接続し、制御回路6をVCO4-1~4-n, LPF15-1~15-mおよびLPF16-1~16-mの動作のオンオフを制御する制御回路14に置き換えたことを特徴とする回路である。

LPF15-1~15-mとLPF16-1~16-mは、可変利得位相比較器1に入力される雑音を除去するために用いられる。また、参照信号IFには、m通りの周波数fIFが用いられる。制御回路14により、LPF15-1~15-mの中からそれぞれのfIFに最適なカットオフ周波数をもつLPFが1つ選択される。LPF16-1~16-mについても、同様に最適なものが1つ選択される。

次に、本発明に係るPLL回路を用いた無線通信端末機器の例を説明する。

図7は、本発明のPLL回路を用いた無線通信端末機器の一例を示した構成図である。

本発明に係る無線通信端末機器は、直交変調器17と、前記PLL回路18と、電力増幅器19とから構成される送信系23と、アンテナスイッチ20と、アンテナ21と、受信系22とから構成される。

直交変調器17において、IF信号はI, Q信号により変調される。直交変調器17の出力信号はPLL回路18に参照信号として入力される。PLL回路18には、前記参照信号とRF-LO信号が入力され、周波数fVCO1~fVCO nのうち1つが出力信号周波数として出力される。PLL回路18の出力信号は、電力増幅器19においてその電力を増幅し、アンテナスイッチ20を通過してアンテナ21から送信される。アンテナスイッチ20により、送信時にはアンテナ21と送信系23のみが接続され、受信時にはアンテナ21と受信系22のみが接続される。アンテナ21で受信された信号は、アンテナスイッチ20を通して受信系22に入力され、復調が行われ、I, Q信号が出力される。

次に、本発明に係る無線通信端末機器の具体例を説明する。

図 8 は、本発明の無線通信端末機器として、携帯電話の一例を示した構成図である。

本発明に係る携帯電話は、一例として、たとえば 2 通りの周波数帯域（通信方式）を使用する場合の回路構成とされ、マイクロホン 24 と、送信側の AD 変換器 25 と、送受信に共通のデジタル信号処理部 26 と、送信側の DA 変換器 27 と、前記送信系 23 と、前記アンテナスイッチ 20 と、前記受信系 22 と、受信側の AD 変換器 28 と、受信側の DA 変換器 29 と、スピーカー 30 とから構成される。

送信系 23 には、2 通りの周波数帯域に対応して 2 つの電力増幅器 19-1, 19-2 が備えられ、PLL 回路 18 から出力されたそれぞれの周波数 f_{VCO1} または f_{VCO2} の信号は、それぞれの電力増幅器 19-1, 19-2 においてその電力が増幅されて出力される。これらの 2 つの電力増幅器 19-1, 19-2 は、前記電力増幅器 19 と同様の機能を持ち、また局発信号 1 (IF) が入力される直交変調器 17、局発信号 2 (RF-LO) が入力される PLL 回路 18 も前記と同様である。

受信系 22 には、2 通りの周波数帯域に対応して、2 つずつの帯域通過フィルタ 31-1, 31-2、LNA 32-1, 32-2、帯域通過フィルタ 33-1, 33-2 および、局発信号 3a, 3b が入力されるミキサ 34-1, 34-2 と、ミキシング後の共通の帯域通過フィルタ 35、局発信号 4 が入力されるミキサ 36、帯域通過フィルタ 37、可変利得増幅器 38 および、局発信号 5 が入力される直交復調器 39 とが備えられている。

前記受信系 22 において、それぞれのミキサ 34-1, 34-2, 36 は 2 つの入力信号を掛け合わせた結果を出力し、これにより周波数変換が可能となる。それぞれのミキサ 34-1, 34-2, 36 に入力される局発信号は、PLL シンセサイザから出力される周波数が安定な信号であり、この PLL シンセサイザは参照信号として水晶発振器の出力信号を用いることで出力周波数が安定化する。帯域通過フィルタ 31-1, 31-2, 33-1, 33-2, 35, 37 は、ある特定の周波数帯域だけを通過させるフィルタで、通常、帯域通過フィルタ 31-1, 31-2 には誘電体フィルタ、帯域通過フィルタ 33-1, 33-2, 3

5 にはS A Wフィルタ、帯域通過フィルタ37にはL Cフィルタが使用される。
可変利得増幅器38は、デジタル信号処理部26からの制御信号により利得を変
える増幅器であり、アナログ型とデジタル型がある。L N A 3 2 - 1, 3 2 - 2
は、雑音の少ない増幅器であり、通常、トランジスタ1個とバイアス回路で構成
5 される。

前記携帯電話において、送信時には、音声がマイクロホン24を通して入力さ
れ、このマイクロホン24からのアナログ信号をA D変換器25によりデジタル
信号に変換し、このデジタル信号をデジタル信号処理部26において処理し、さ
らにデジタル信号処理部26からのデジタル信号をD A変換器27によりアナロ
10 グ信号に変換し、このアナログ信号が送信系23に出力される。そして、送信系
23において、前記と同様の動作を行い、電力増幅器19-1または電力増幅器
19-2の一方において増幅された信号は、アンテナスイッチ20を通してアン
テナ21から送信される。

また、受信時には、アンテナ21で受信された信号がアンテナスイッチ20を
15 通して受信系22に入力され、帯域通過フィルタ31-1、L N A 3 2 - 1、帯
域通過フィルタ33-1、ミキサ34-1による経路、または帯域通過フィルタ
31-2、L N A 3 2 - 2、帯域通過フィルタ33-2、ミキサ34-2による
経路を経て、さらに帯域通過フィルタ35、ミキサ36、帯域通過フィルタ37
によるフィルタリング、増幅、ミキシングを繰り返し、可変利得増幅器38およ
20 び直交復調器39を通して復調を行い、受信系22からI, Q信号が出力される。
そして、この受信系22からのアナログ信号を入力とし、このアナログ信号をA
D変換器28によりデジタル信号に変換し、このデジタル信号をデジタル信号処
理部26において処理し、デジタル信号処理部26からのデジタル信号をD A変
換器29によりアナログ信号に変換し、このアナログ信号がスピーカ30を通
25 して音声として出力される。

従って、本実施の形態によれば、P L L回路の位相比較器として可変利得位相
比較器1を用いることにより、所望動作周波数帯域に応じて1個が動作する、V
C O 4 - 1 ~ 4 - nの感度に応じて位相差変換利得を変えることで、前記実施の
形態1と同様にP L L回路に必要なL P F 3を1個に削減することができるので、

位相比較器が内蔵される IC のピン数の削減、PLL 回路の設計の簡略化が実現できる。さらに、LPF 15-1~15-m, 16-1~16-m により、可変利得位相比較器 1 に入力される雑音を除去することができる。この PLL 回路を携帯電話などの無線通信端末機器に用いた場合には、無線通信端末機器の実装面積を低減することができる。

以上、本発明者によってなされた発明をその実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

たとえば、前記実施の形態においては、PLL 回路の周波数変換器が 2 つの入力をもつミキサ回路から構成される場合について説明したが、ミキサ回路に代えて分周回路から構成することも可能であり、この場合にはカプラの出力信号の加算信号を入力として、その出力が可変利得位相比較器に入力される。

また、前記図 2, 3 および 5 における回路要素のトランジスタにバイポーラを用いた場合について説明したが、他の種類のトランジスタ、たとえば MOSFET を用いても同様の機能を実現することができる。

さらに、前記図 8 に示す携帯電話においては、2 通りの周波数帯域を使用する場合の回路構成について示したが、電力増幅器、帯域通過フィルタ、LNA、ミキサなどを並列的に接続することにより、さらに多くの周波数帯域を使用する回路構成とすることも可能である。

産業上の利用可能性

以上のように、本発明にかかる PLL 回路は、複数の動作周波数帯域で、IF (中間周波数) 信号を RF (無線周波数) 信号に変換する PLL 回路において、この PLL 回路で n 個必要だった LPF を 1 個に削減することで、実装面積およびピン数を減らし、設計を簡略化することができる PLL 回路に有用であり、さらにこの PLL 回路を用いた携帯電話などを含む無線通信端末機器などに広く適用することができる。

請 求 の 範 囲

1. 第1の入力信号と第2の入力信号との位相差に比例した信号を出力し、位相差利得が可変である可変利得位相比較器と、該可変利得位相比較器の出力端に接続された低域通過フィルタと、該低域通過フィルタの出力端に接続された複数個のVCOと、該複数個のVCOの出力端にそれぞれ1個接続された複数個のカプラと、該複数個のカプラの出力端に接続され前記複数個のカプラの出力信号の加算信号の周波数を周波数変換し前記第2の信号を出力する周波数変換器と、前記複数個のVCOの動作のオンオフを制御する制御回路とを有することを特徴とするPLL回路。
2. 請求項1記載のPLL回路において、前記周波数変換器は、2つの入力をもつミキサ回路からなり、一方の入力に前記複数個のカプラの出力信号の加算信号を入力し、他方の入力に局発信号を入力し、前記ミキサ回路の出力を前記可変利得位相比較器に入力することを特徴とするPLL回路。
3. 請求項1記載のPLL回路において、前記周波数変換器は、分周回路からなり、前記複数個のカプラの出力信号の加算信号を入力し、前記分周回路の出力を前記可変利得位相比較器に入力することを特徴とするPLL回路。
4. 請求項1記載のPLL回路において、前記可変利得位相比較器を前記第2の信号振幅により位相差変換利得が変化する位相比較器に置き換え、該位相比較器と前記周波数変換器との間に利得可変の可変利得増幅器を挿入することを特徴とするPLL回路。
5. 請求項4記載のPLL回路において、前記周波数変換器は、2つの入力をもつミキサ回路からなり、一方の入力に前記複数個のカプラの出力信号の加算信号を入力し、他方の入力に局発信号を入力し、前記ミキサ回路の出力を前記可変利得増幅器を介して前記位相比較器に入力することを特徴とするPLL回路。
6. 請求項4記載のPLL回路において、前記周波数変換器は、分周回路からなり、前記複数個のカプラの出力信号の加算信号を入力し、前記分周回路の出力を前記可変利得増幅器を介して前記位相比較器に入力することを特徴とするPLL回路。

7. 請求項 1 記載の PLL 回路において、前記周波数変換器と前記可変利得位相比較器との間、または前記可変利得位相比較器の第 1 の入力に複数個の並列接続された低域通過フィルタを接続し、前記並列接続された低域通過フィルタの動作のオンオフを制御する制御回路を有することを特徴とする PLL 回路。

5 8. 請求項 7 記載の PLL 回路において、前記周波数変換器は、2つの入力をもつミキサ回路からなり、一方の入力に前記複数個のカプラの出力信号の加算信号を入力し、他方の入力に局発信号を入力し、前記ミキサ回路の出力を前記可変利得位相比較器に入力することを特徴とする PLL 回路。

9. 請求項 7 記載の PLL 回路において、前記周波数変換器は、分周回路からなり、前記複数個のカプラの出力信号の加算信号を入力し、前記分周回路の出力を前記可変利得位相比較器に入力することを特徴とする PLL 回路。

10 10. 請求項 2, 3, 8 または 9 記載の PLL 回路において、前記可変利得位相比較器は、ギルバート乗算器と、第 1, 第 2, 第 3, 第 4 のカレントミラー回路と、出力定電流値が可変の可変電流源とから構成され、前記可変電流源の出力電流を前記第 1 のカレントミラー回路に入力し、該第 1 のカレントミラー回路の出力電流を前記ギルバート乗算器のバイアス電流とし、前記第 1 の入力信号と前記第 2 の入力信号とをそれぞれ差動で前記ギルバート乗算器に入力し、前記ギルバート乗算器の差動出力電流である第 3 の信号および第 4 の信号をそれぞれ前記第 2 のカレントミラー回路および前記第 3 のカレントミラー回路に入力し、前記第 20 2 のカレントミラー回路の出力電流を前記第 4 のカレントミラー回路に入力し、前記第 4 のカレントミラー回路の出力電流と前記第 3 のカレントミラー回路の出力電流を加算し前記可変利得位相比較器の出力信号とすることを特徴とする PLL 回路。

11. 請求項 10 記載の PLL 回路において、前記可変電流源は、複数個のカレントミラー回路と、複数個のスイッチと、制御回路と、基準電流発生回路とから構成され、前記制御回路の制御により前記複数個のカレントミラー回路のそれぞれの出力トランジスタのベースは該出力トランジスタのエミッタまたは前記出力トランジスタが含まれるカレントミラー回路の入力トランジスタのベースと接続され、前記基準電流発生回路の出力定電流を前記複数個のカレントミラー回路に

入力し、前記複数のカレントミラー回路の出力電流を加算し前記可変電流源の出力電流とすることを特徴とするPLL回路。

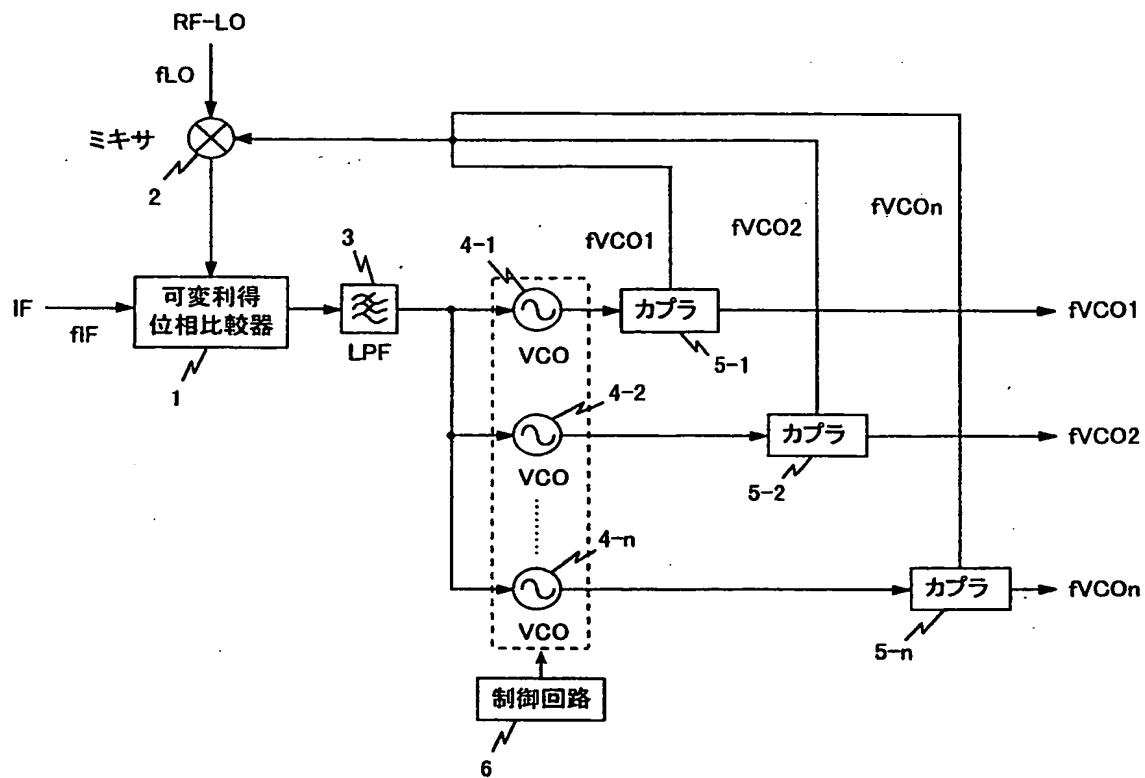
5 12. 請求項5または6記載のPLL回路において、前記位相比較器を、請求項10記載の可変利得位相比較器における可変電流源を定電流出力の基準電流発生回路に置き換えたことを特徴とする位相比較器に置き換え、該位相比較器に入力される前記可変利得増幅器からの出力信号振幅が $k \cdot T/q$ より小さいことを特徴とするPLL回路。

10 13. I, Q信号が入力される直交変調器と該直交変調器の出力に接続されたPLL回路と該PLL回路の出力に接続された電力増幅器とからなる送信系と、I, Q信号を出力する受信系と、アンテナと、該アンテナと前記送信系と前記受信系と接続するアンテナスイッチとを有する無線通信端末機器において、前記PLL回路が、請求項1から12の何れかに記載のPLL回路からなることを特徴とする無線通信端末機器。

15 14. 請求項13記載の無線通信端末機器において、音声をアナログ信号として入力するマイクロホンと、該マイクロホンからのアナログ信号をデジタル信号に変換する第1のAD変換器と、該第1のAD変換器からのデジタル信号を処理する第1のデジタル信号処理部と、該第1のデジタル信号処理部からのデジタル信号をアナログ信号に変換し、該アナログ信号を前記送信系に出力する第1のDA変換器と、前記受信系からのアナログ信号を入力とし、該アナログ信号をデジタル信号に変換する第2のAD変換器と、該第2のAD変換器からのデジタル信号を処理する第2のデジタル信号処理部と、該第2のデジタル信号処理部からのデジタル信号をアナログ信号に変換する第2のDA変換器と、該第2のDA変換器からのアナログ信号を音声として出力するスピーカとを有する携帯電話からなることを特徴とする無線通信端末機器。

20

図 1



his Page Blank (uspto)

図 2

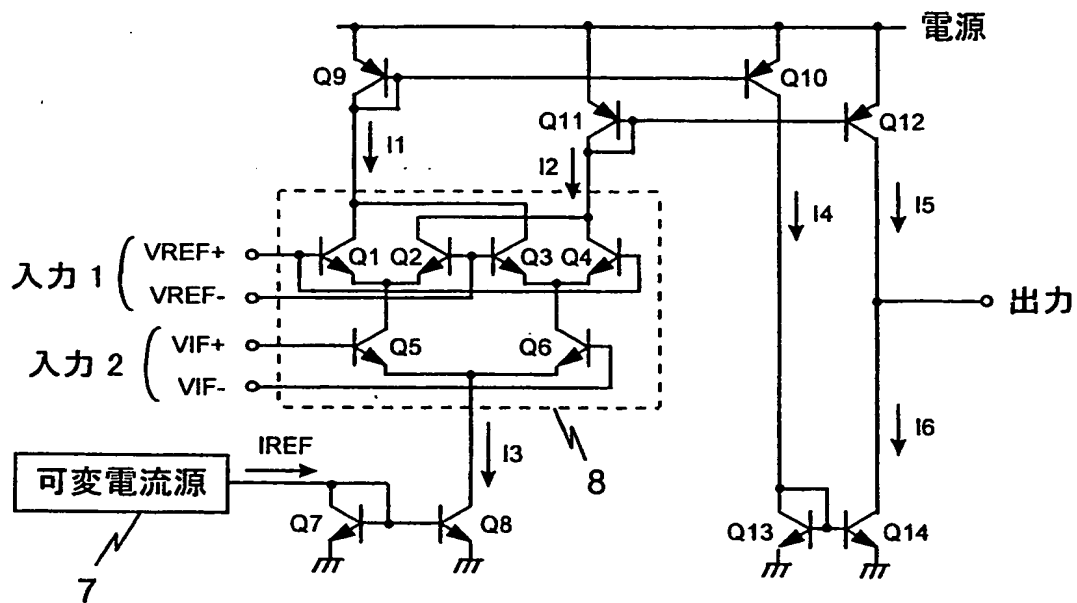
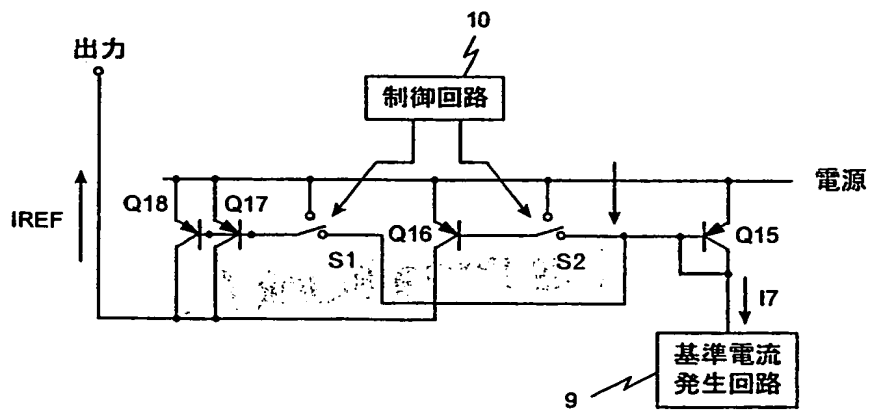
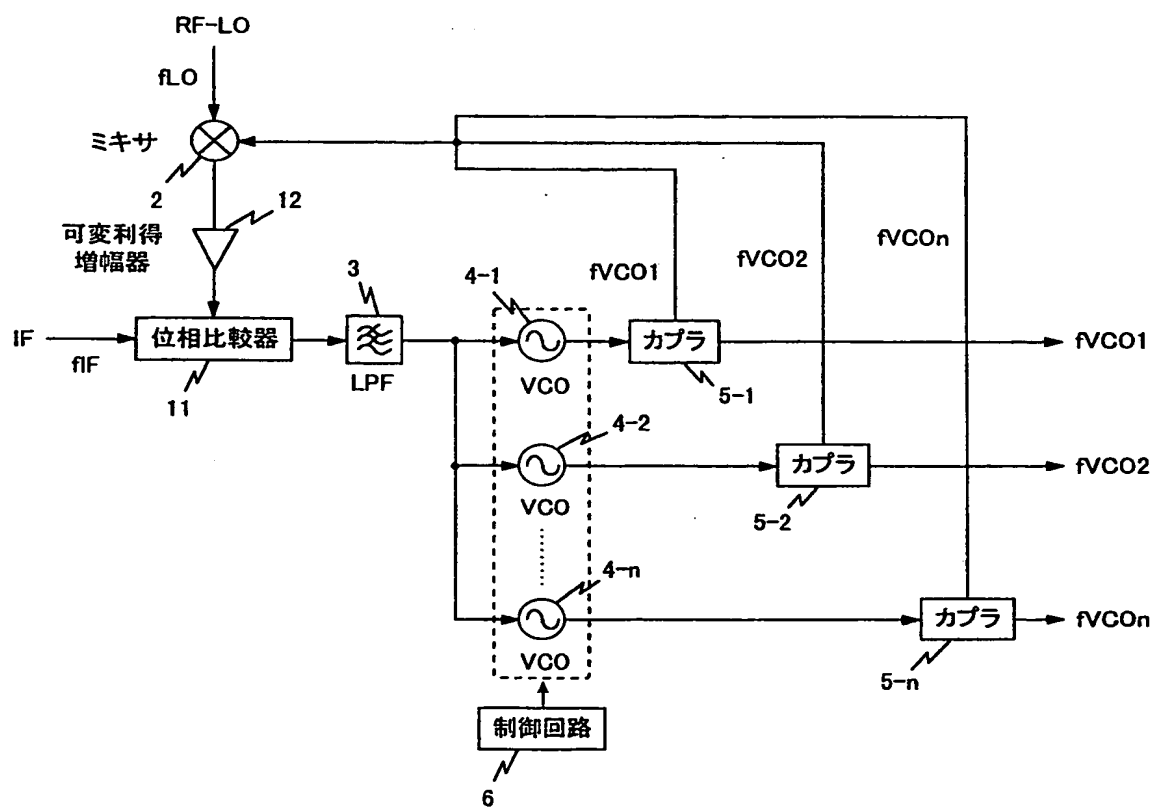


図 3



his Page Blank (uspto)

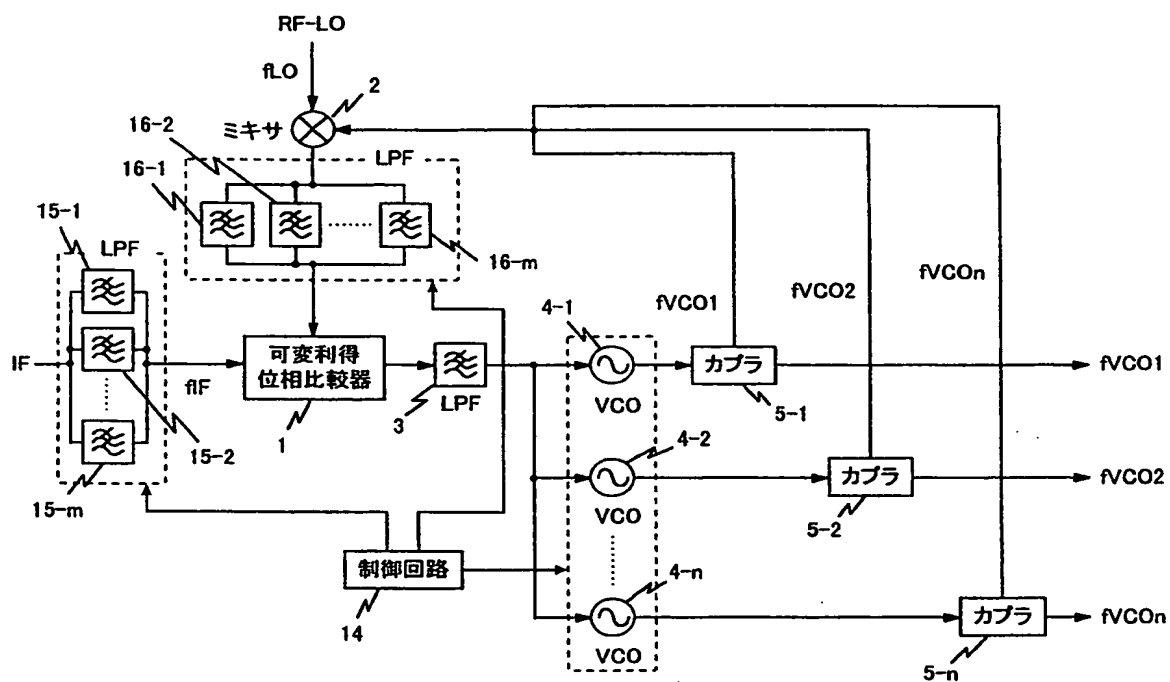
图 4



This Page Blank (uspto)

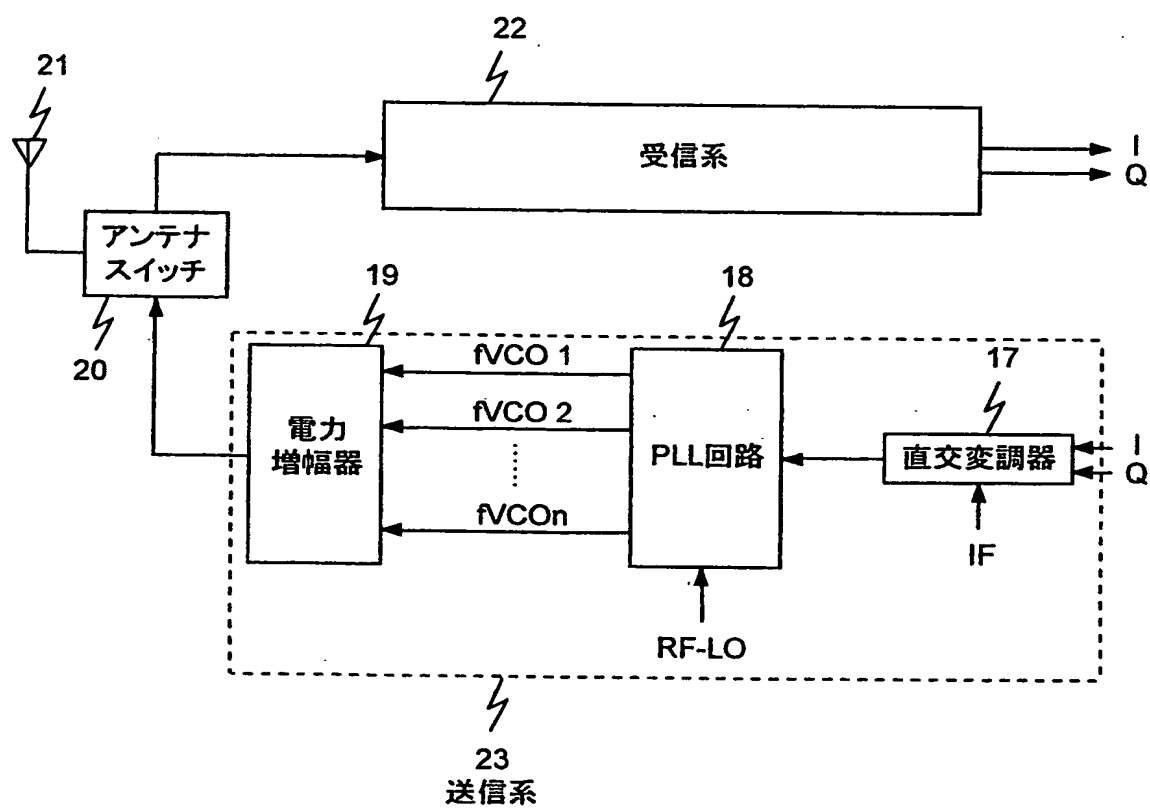
This Page Blank (uspto)

図 6



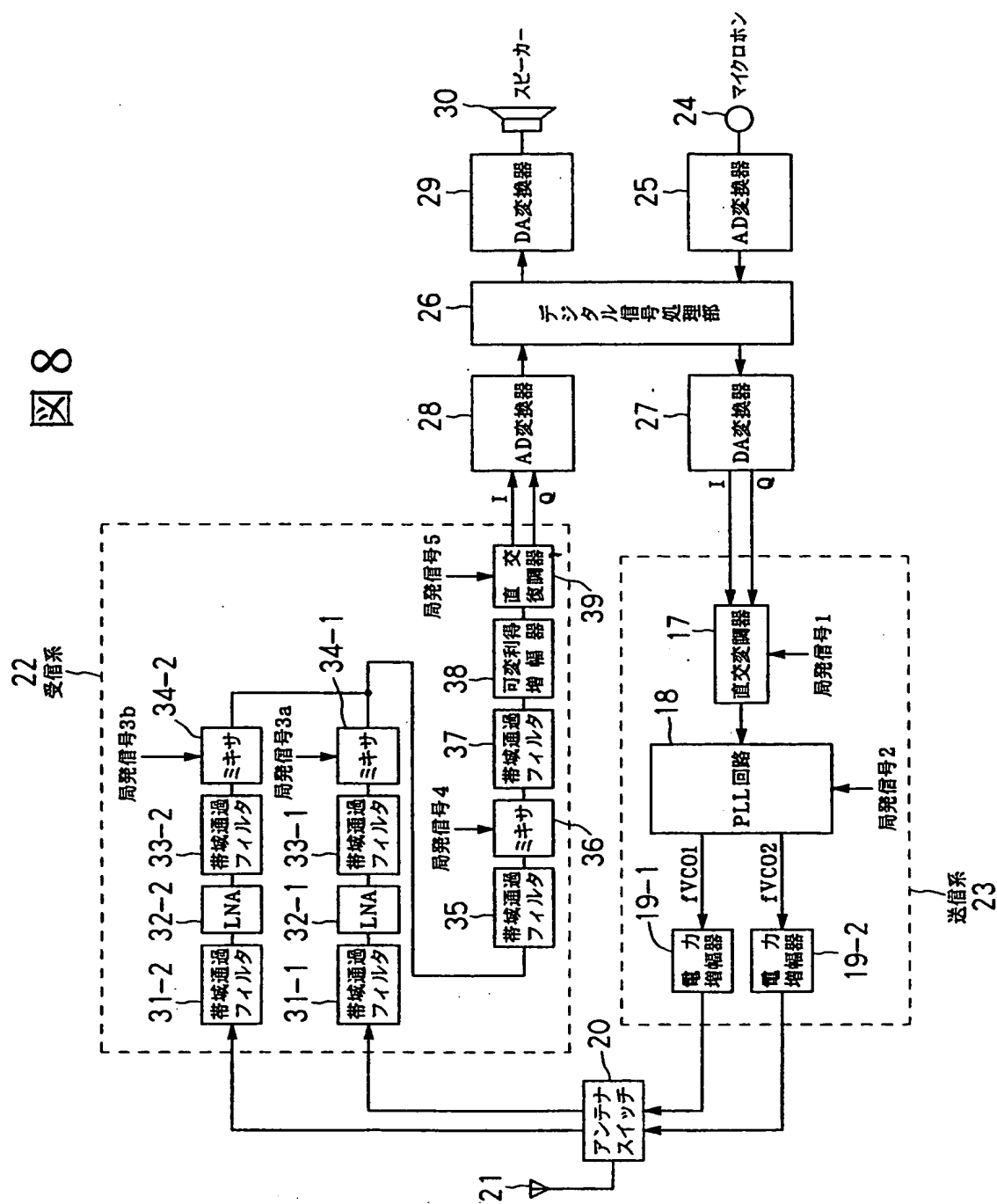
This Page Blank (uspto)

図 7



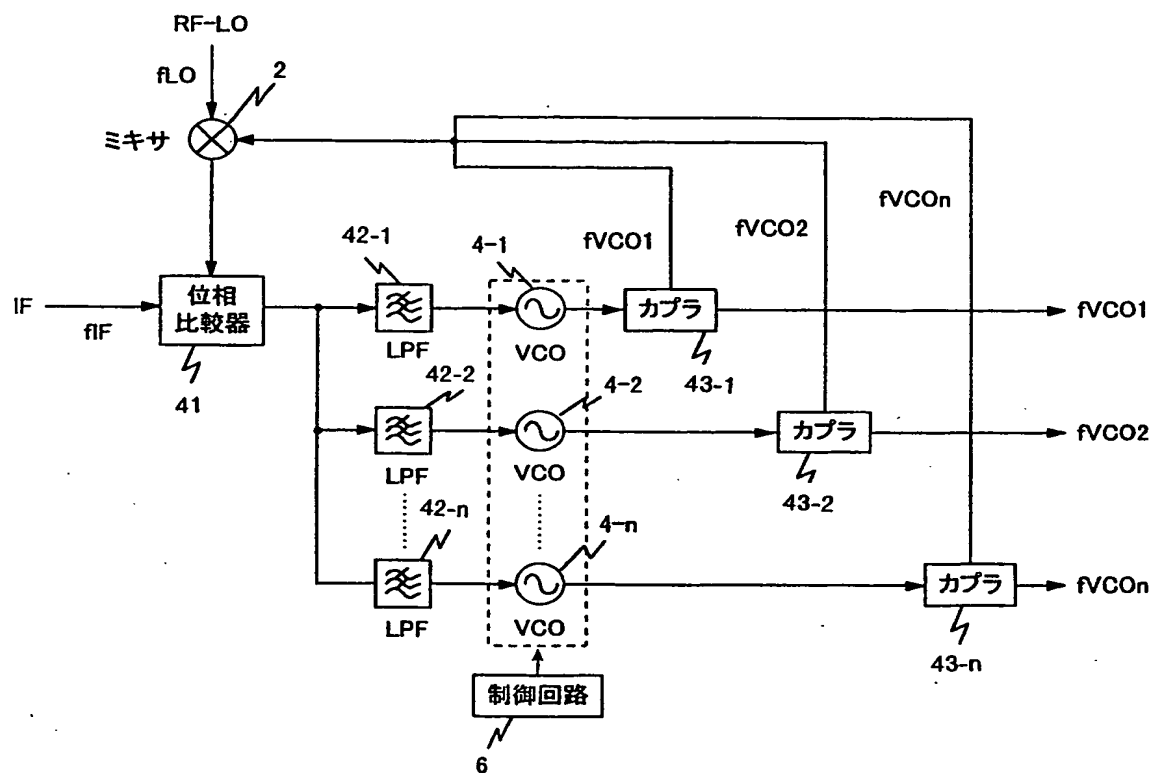
This Page Blank (uspto)

図 8



This Page Blank (uspto)

図 9



This Page Blank (uspt)

INTERNATIONAL SEARCH REPORT

International application No.

PCT/JP99/05012

A. CLASSIFICATION OF SUBJECT MATTER
Int.Cl⁶ H03L 7/08, H04B 1/40

According to International Patent Classification (IPC) or to both national classification and IPC

B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)
Int.Cl⁶ H03L 7/08, H04B 1/40

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched
Jitsuyo Shinan Koho 1926-1999 Toroku Jitsuyo Shinan Koho 1994-1999
Kokai Jitsuyo Shinan Koho 1971-1999 Jitsuyo Shinan Toroku Koho 1996-1999

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	JP, 09-186587, A (Kenwood Corporation), 15 July, 1997 (15.07.97), page 4, left column, line 8 to page 6, left column, line 23; Fig. 1 (Family: none)	1-14
A	JP, 05-315950, A (Matsushita Electric Industrial Co., Ltd.), 26 November, 1993 (26.11.93), page 2, right column, line 48 to page 3, right column, line 27; Fig. 1 (Family: none)	1-14

☐ Further documents are listed in the continuation of Box C.

☐ See patent family annex.

* Special categories of cited documents:
"A" document defining the general state of the art which is not considered to be of particular relevance
"E" earlier document but published on or after the international filing date
"L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
"O" document referring to an oral disclosure, use, exhibition or other means
"P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
"&" document member of the same patent family

Date of the actual completion of the international search
19 November, 1999 (19.11.99)

Date of mailing of the international search report
07 December, 1999 (07.12.99)

Name and mailing address of the ISA/
Japanese Patent Office

Authorized officer

Facsimile No.

Telephone No.

this Page Blank (uspto)

国際調査報告

国際出願番号 PCT/J P 99/05012

A. 発明の属する分野の分類 (国際特許分類 (IPC))

Int. Cl. 6 H03L 7/08, H04B 1/40

B. 調査を行った分野

調査を行った最小限資料 (国際特許分類 (IPC))

Int. Cl. 6 H03L 7/08, H04B 1/40

最小限資料以外の資料で調査を行った分野に含まれるもの

日本国実用新案公報 1926-1999年

日本国公開実用新案公報 1971-1999年

日本国登録実用新案公報 1994-1999年

日本国実用新案登録公報 1996-1999年

国際調査で使用した電子データベース (データベースの名称、調査に使用した用語)

C. 関連すると認められる文献

引用文献の カテゴリー*	引用文献名 及び一部の箇所が関連するときは、その関連する箇所の表示	関連する 請求の範囲の番号
A	J P, 09-186587, A (株式会社ケンウッド), 15. 7 月. 1997 (15. 07. 97), 第4頁左欄第8行-第6頁左欄第23行, 第1図, (ファミリーなし)	1-14
A	J P, 05-315950, A (松下電器産業株式会社), 26. 11月. 1993 (26. 11. 93), 第2頁右欄第48行-第3頁右欄第27行, 第1図, (ファミリーなし)	1-14

☐ C欄の続きにも文献が列举されている。☐ パテントファミリーに関する別紙を参照。

* 引用文献のカテゴリー

「A」特に関連のある文献ではなく、一般的技術水準を示すもの

「E」国際出願日前の出願または特許であるが、国際出願日以後に公表されたもの

「L」優先権主張に疑義を提起する文献又は他の文献の発行日若しくは他の特別な理由を確立するために引用する文献 (理由を付す)

「O」口頭による開示、使用、展示等に言及する文献

「P」国際出願日前で、かつ優先権の主張の基礎となる出願

の日の後に公表された文献

「T」国際出願日又は優先日後に公表された文献であって出願と矛盾するものではなく、発明の原理又は理論の理解のために引用するもの

「X」特に関連のある文献であって、当該文献のみで発明の新規性又は進歩性がないと考えられるもの

「Y」特に関連のある文献であって、当該文献と他の1以上の文献との、当業者にとって自明である組合せによって進歩性がないと考えられるもの

「&」同一パテントファミリー文献

国際調査を完了した日

19. 11. 99

国際調査報告の発送日

07.12.99

国際調査機関の名称及びあて先

日本国特許庁 (ISA/J P)

郵便番号100-8915

東京都千代田区霞が関三丁目4番3号

特許庁審査官 (権限のある職員)

和田 志郎

5W

9750

電話番号 03-3581-1101 内線 3575

This Page Blank (uspto)